

PARALLELE IN- EN UITVOER VIA 6522 en PIA 6820

H. J. C. OTTEN

Het onderwerp van dit artikel wordt gevormd door een familie van parallele in- en uitvoer-IC's: de PIA 6820, 6821, 6520 en de VIA 6522. Dit zijn veel gebruikte IC's en niet alleen in 6500- en 6800-microprocessorsystemen. Naast de algemene hardware-eigenschappen van de PIA en de VIA wordt een praktische implementatie gegeven.

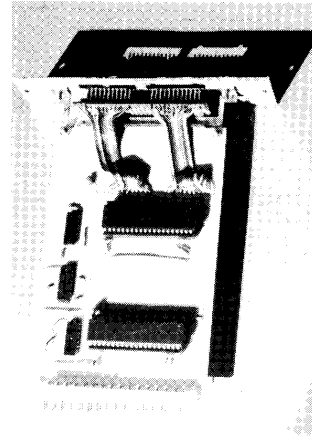
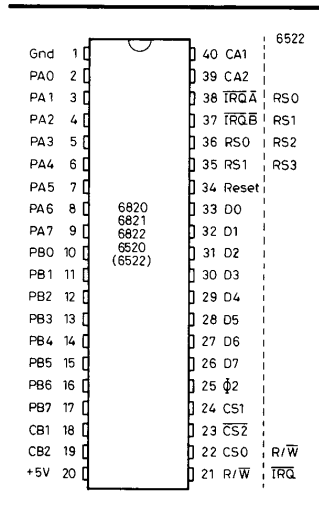
De PIA (Peripheral Interface Adapter) en de VIA (Versatile Interface Adaptor) zijn geschikte bouwstenen in een microprocessorsysteem voor diverse in- en uitvoerlijnen. De VIA is een veel krachtiger IC dan de PIA. Beide IC's beschikken over tweemaal acht in- of uitgangslijnen onder volledige programmabesturing en een aantal controlelijnen om bijvoorbeeld datatransport tussen een randapparaat en de processor te laten plaatsvinden. De VIA heeft daarnaast twee programmeerbare timers en een schuifregister. Ondanks deze verschillen zijn de PIA en de VIA bijna pencompatibel. In afb. 1 is dit te zien. De aansluitingen geven aan dat we met leden van de 6500- en 6800-familie hebben te maken. De IC's zijn zonder problemen aan te sluiten op de bussen van 6502-, 6800- en 6809-microprocessors. Met wat meer inspanning kunnen de PIA en de VIA ook in andere microprocessorsystemen worden toegepast.

Microprocessor-interface

Voor communicatie met de microprocessor zijn de volgende signalen nodig:

- 8 bits databus, D0 tot en met D7.
- E-kloksignaal, vaak O2 genoemd. Afhankelijk van het type, bijvoorbeeld de 68B20 voor 2 MHz, is dit het kloksignaal.
- Selectie-ingangen. De PIA heeft drie ingangen voor selectie: CS0 en CS1 moeten waar zijn en CS1 moet niet-waar zijn om de PIA te adresseren. Bij de VIA ontbreekt CS0.
- Registerselectie-ingangen. De PIA neemt vier adressen in beslag, de VIA heeft 16 registeradressen. De VIA heeft daarom vier registerselectie-ingangen RS0 t.e.m. RS3 en de PIA heeft er twee: RS0 en RS1.

Afb. 1 Aansluitgegevens van een PIA en een VIA.



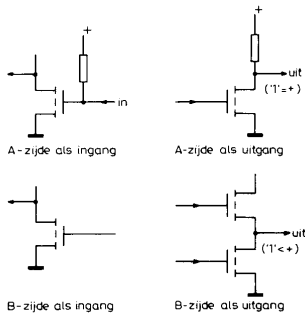
- Besturingssignalen zoals R/W en RESET en twee IRQ interrupt-uitgangen voor elk van de twee 8 bits in- of uitgangspoorten. IRQA en IRQB zijn open-collectoruitgangen.
- Voedingslijnen voor massa en +5 V met maximaal 100 mA stroomopname.

In- en uitgangen

Zowel de VIA als de PIA beschikken over twee in- of uitgangspoorten van elk 8 bits: de A- en de B-zijde. De in- of uitgangen van de A-zijde zijn PA0 tot PA7 en van de B-zijde PB0 tot PB7. De A- en B-zijde van de PIA hebben een verschil in elektrische eigenschappen. De A-zijde is voorzien van een trekweerstand en vertoont een TTL-vergelijkbare belasting als ingangslijn. Als ingang gedraagt zich de B-zijde als tri-state-ingang. Als uitgang geprogrammeerd kunnen zowel A- als B-zijde TTL-niveaus aansturen. De B-zijde is geschikt voor het direct aansturen van de basis van een transistor.

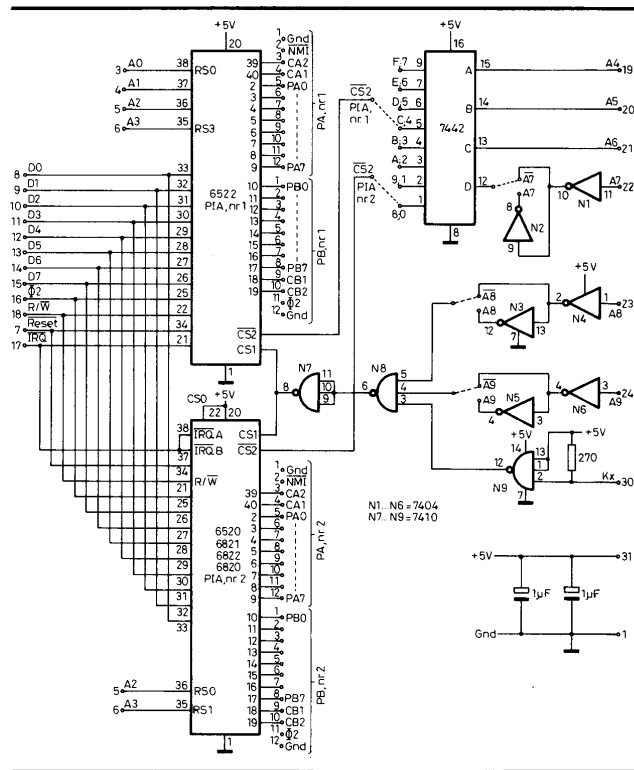
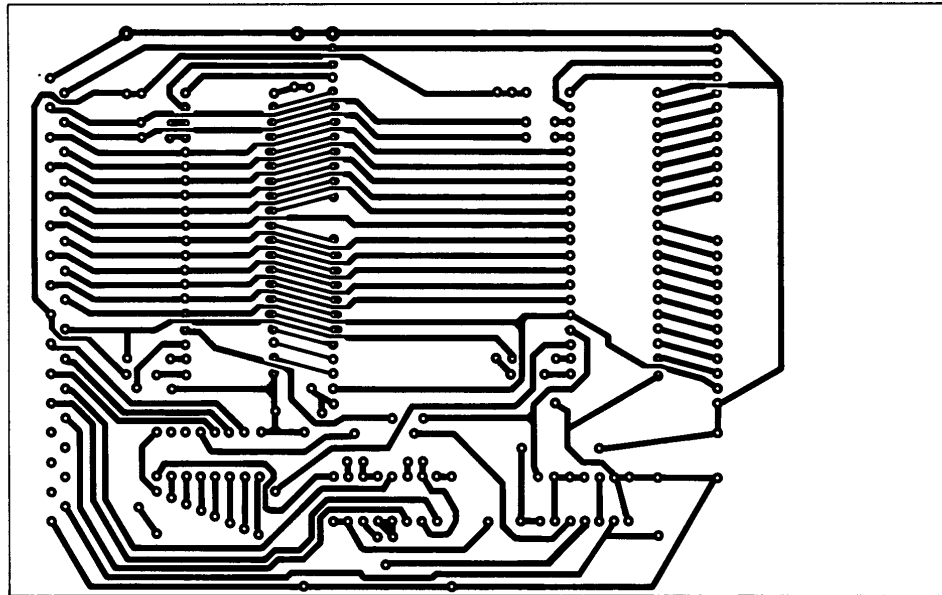
In afb. 2 is getoond hoe de verschillen in elektrische eigenschappen worden veroorzaakt. Meestal wordt de A-zijde als ingang gebruikt, omdat zonder hulpmiddelen de B-zijde als ingang een onbepaalde waarde

heeft. De trekweerstand aan de A-zijde zorgt ervoor dat een ingang zonder sturing hoog is. Dit soort overwegingen is belangrijk bij het voorkomen van storingen. Als bijvoorbeeld het op de PIA aangesloten apparaat uitvalt, is de ingang van de PIA aan de A-zijde hoog en aan de B-zijde onbepaald. De B-zijde is meestal meer geschikt als uitgang door de betere stuurmogelijkheden.



Afb. 2 Elektrisch vervangingschema van de PIA-poorten aan de A- of B-zijde als in- en uitgang.

Afb. 4 Printontwerp, schaal 1 : 1.



Afb. 3 Principeschema.

■ Controlelijnen

Zowel de VIA als de PIA zijn per poort voorzien van twee controlelijnen. De lijnen voor de A-zijde zijn CA1 en CA2 en voor de B-zijde CB1 en CB2. De eigenschappen van de controlelijnen zijn voor PIA en VIA niet geheel gelijk en ook tussen A- en B-zijde bestaan verschillen. De bespreking van de controlelijnen wordt daarom nog even uitgesteld. Elektrisch gezien zijn de controlelijnen TTL-compatibel.

■ Praktisch ontwerp

Voor experimenten met de PIA en de VIA is een praktisch ontwerp gemaakt. In afb. 3 is het prinschema te zien. Al in de inleiding is het bijna pencompatibel zijn van de PIA en de VIA genoemd. Daar is in dit ontwerp gebruik van gemaakt door een schema- en een printontwerp te maken voor elke combinatie van een PIA en een VIA met maximaal twee per kaart. Door de keuze van een paar draadbruggen wordt de IC-voet geschikt gemaakt voor een PIA of een

VIA. In de componentenopstelling van afb. 5 en het prinschema is daarom een PIA (PIA, nr. 1) en een VIA (PIA, nr. 2) opgenomen om het verschil aan te geven. Essentieel is dit niet, er kunnen door de juiste draadbruggen (op de componentenopstelling aangegeven met IRQ en R/W) te leggen twee PIA's of twee VIA's worden geplaatst. In het schema is naast de twee PIA's of VIA's niet veel meer getoond. De resterende componenten dienen voor de adresselectie, die in het volgende hoofdstuk wordt beschreven.

Om zoveel mogelijk gebruik te maken van het pencompatibel zijn van de PIA en de VIA is niet alles standaard aangesloten. De CS0 bij PIA's wordt niet gebruikt omdat deze ingang bij de VIA ontbreekt.

PIA's hebben twee adreslijnen nodig voor de registersselectie, VIA's vier. Omdat RS2 en RS3 van de VIA samenvallen met RS0 en RS1 van de PIA, zijn voor de PIA RS2 aan A0 en RS3 aan A1 geknoopt. Dit heeft als consequentie dat elk PIA-register vier opeenvolgende adressen in beslag neemt, want A0 en A1 worden voor de PIA niet gebruikt. Dit gebruik van registersselectie-

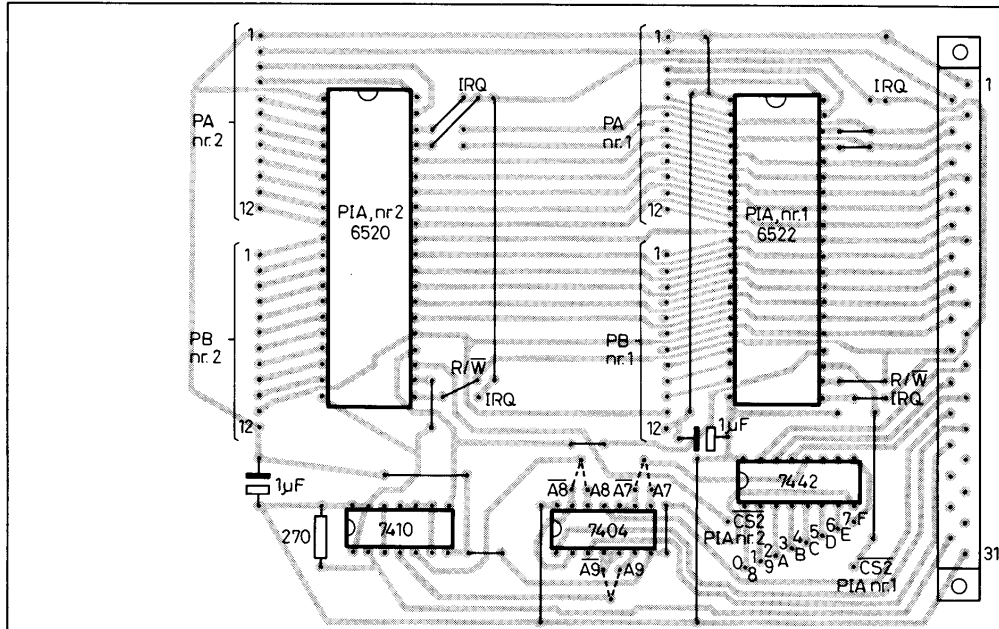
lijnen heeft de in tabel 1 getoonde indeling van registers in het aan een PIA of VIA toegekende adresgebied van 16 adressen tot gevolg. Als voorbeeld is voor dit adresgebied adres C120 genomen.

■ Selectie van PIA of VIA

De op de kaart geplaatste adressering is op 16 byte nauwkeurig. De VIA heeft 16 registers en decodeert zelf de adreslijnen voor deze 16 byte: A0 tot en met A3. Een PIA heeft slechts vier adressen nodig, maar krijgt voor het gemak toch 16 adressen toegewezen.

Met een aantal draadbruggen kan op de print het beginadres van de registers worden ingesteld. Daarbij worden de adreslijnen A4 tot en met A9 gebruikt en een signaal Kx. Het Kx-sig-naal selecteert een gebied ter grootte van 1 Kbyte door laag te worden. Het opwekken van dit Kx-sig-naal is al eerder in Radio Bulletin ter sprake gekomen, met name bij geheugenuitbreidingen voor 6502-microprocessoren. Afb. 6 geeft een mogelijke oplossing voor het opwekken van een Kx-sig-naal met adreslijnen A10 tot en met A15.

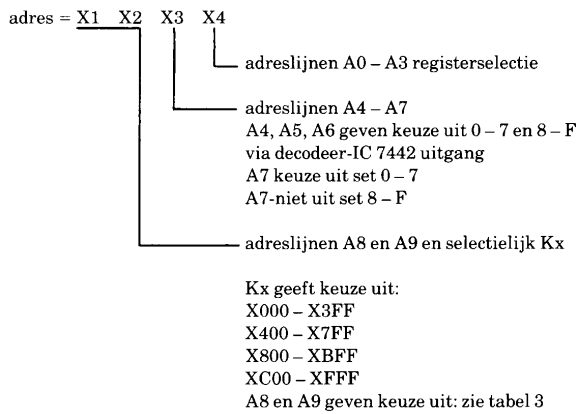
Afb. 5 Componentenopstelling van de PIA/VIA-print.



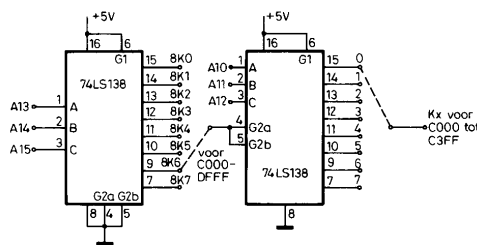
Tabel 1 Plaats van de registers van de PIA en de VIA in het eraan toegekende geheugen gebied van 16 adressen.

Adres	PIA-register	VIA-register
C000	DDRA/PRA	ORB (Output Registerpoort B)
C001	(Data Direction Register A/	ORA (Output Registerpoort A)
C002	Peripheval Register A)	DDRB (Data Direction Register B)
C003		DDRA (Data Direction Register A)
C004	CRA	T1L-L/C (Timer-1 Counter Low)
C005	(Control Register A)	T1CH (Timer-1 Counter High)
C006		T1L-L (Timer-1 Latch Low)
C007		T1L-H (Timer-1 Latch High)
C008	DDRB/PRB	T2L-L/T2C-L (Timer-2 Counter Low)
C009	(Data Direction Register B/	T2C-H (Timer-2 Counter High)
C00A	Peripheral Register B)	SR (Shift Register)
C00B		ACR (Auxiliary Control Register)
C00C	CRB	PCR (Peripheral Control Register)
C00D	(Control Register B)	IFR (Interrupt Flag Register)
C00E		IER (Interrupt Enable Register)
C00F		ORA (Output Register A)

Tabel 2 Adresselectie van de PIA en de VIA met draadbruggen op de print.



Afb. 6 Opwekken van het Kx-adresselectiesignaal voor het gebied C000 tot en met C3FF.



Om het leggen van de draadbruggen te verduidelijken zullen we een voorbeeld nemen: het begin adres C020. Op de componentenopstelling en in het prinschema zijn de draadbruggen aangegeven: keuze voor één van de uitgangen van de decoder (7442), A7 of A7-niet, A8 of A8-niet en A9 of A9-niet. Tabel 2 toont aan hoe we het adres ontleiden en daarmee kiezen voor een van de draadbruggen. De eerste byte (het minst significante) wordt niet in de adressering betrokken, dat doet de VIA of PIA zelf. De tweede byte wordt bepaald door A4 tot A7. A4 tot A6 worden gedecodeerd door een decoder type 7442 en biedt daarmee de keuze uit de adressen 0... 7 of 8... F voor de tweede byte van het halve adres. Welke van de twee groepen wordt gekozen is afhankelijk van A7. Voor het gebied 0... 7 van het voorbeeld is A7 nodig en uitgang 2, dit levert adres C120 op. De derde en vierde byte worden bepaald door A8 en A9. Tabel 3 toont wat de keuze moet zijn.

Tabel 3 Adresselectie van PIA en VIA.

A8	A9	X000...X1FF
A8-niet	A9	X100...X1FF
A8	A9-niet	X200...X2FF
A8-niet	A9-niet	X300...X3FF

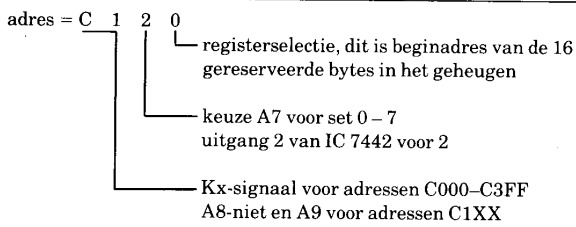
Het voorbeeld (zie tabel 4) vereist A8-niet en A9 voor adres C120.

Als een van de PIA's of VIA's op deze manier een adres heeft gekozen, is het adres van de tweede niet vrij meer. Door een andere uitgang van de 7442 te kiezen kan in het voorbeeld het beginadres tussen C100 en C1F0 worden ingesteld.

■ Printontwerp

Voor de PIA/VIA-kaart is een printontwerp gemaakt, wat in afb. 4 is getoond. Het is een enkelzijdige print met eurokaartafmetingen en een printconnector type DIN41617 voor de verbindingen met de computerbussen en voedingslijnen. De in- en uitgangen van de PIA of de VIA

Tabel 4 Voorbeeld van adresselectie.



zijn op de print beschikbaar. Hier kan een platte bandkabel worden gesoldeerd of, waar de print op berekend is, een zogenoemde mini-moduulconnector. In de kopfoto is een prototype te zien waar een frontplaat met mini-moduulconnectoren is verbonden aan de print. De betekenis van de pennen van de printconnector is in tabel 5 te vinden. Deze indeling is gelijk aan die van de al eerder gepubliceerde ACIA-print. Het stroomverbruik van de print is maximaal 250 mA bij 5 V voedingsspanning.

De mini-moduulconnectoren zijn naast de aansluitingen van de A- of B-zijde van de PIA of VIA inclusief de controlelijnen ook voorzien van een massalijn, een systeemklok 02 (E) en een interrupt-ingang (NMI). In afb. 3 is de indeling te zien. In een volgend artikel komt het programmeren van PIA en VIA ter sprake. Dat zal worden gedemonstreerd met een aantal voorbeelden. Wie nu al behoefte heeft aan meer informatie over PIA's en VIA's wordt aangeraaden de fabrieksdokumentatie te bestuderen of een van de boeken

over de 6502 voor de VIA zoals „6502 Assembly Language Programming” van Lance Leventhal, uitgegeven door Osborne/McGraw-Hill.

Tabel 5 De betekenis van de connectoraansluitingen, type DIN41617, van de PIA/VIA-print.

1 massa	17 IRQ
2 NMI	18 R/W
3 A0	19 A4
4 A1	20 A5
5 A2	21 A6
6 A3	22 A7
7 RESET	23 A8
8 D0	24 A9
9 D1	25 A10
10 D2	26 -5 V
11 D3	27 analoge massa
12 D4	28 -12 V
13 D5	29 +12 V
14 D6	30 Kx
15 D7	31 +5 V
16 02/E	